

# Chapter 8 Microcomputer

## 8.1 CPU Central Processing

ALU (Arithmetic and Logic Unit)

Logic 계산

AND, OR, NOT, ...

Arithmetic 계산

(크기)

Full adder

명령 해독기 (instruction decoder)

## 8.2 Memory

RAM - SRAM, DRAM

ROM - RAM 기능

D-flip flop를 이용한 SRAM

Address bus

Data bus

Control bus

$3_{10} + 5_{10}$  예 설명 ( Memory와 ALU 연결 순차적 동작)

### 8.3 BUS

CPU와 컴퓨터 구성요소와의 정보전달 통로

#### 1) 버스의 구성

system bus; 정보전달의 간선

memory, IO port 등의 접속

local bus; 다중프로세서(FPU, 전용 processor), 시분할버스일 때 사용

System Bus;

Address Bus; CPU가 번지를 지정하기 위한 신호통로

CPU -> Memory, Port; 단방향성

Data Bus; 명령, 데이터등의 이동

CPU <-> Memory, Port ; 양방향성

Control Bus; Memory 또는 Port 등을 제어하기 위한 신호

양방향, 또는 단방향

#### 2) 번지해독회로

방대한 memory중에서 지정된 한 곳만 선택

address decoding circuit

해당되는 부분의 번지신호를 이용 -> -CS 신호 동작

## 8.4 MCU (Micro Controller Unit)

### 1) 개요

### 2) 입출력 포트와 입출력 공간

#### (1) 입출력 포트

외부장치를 제어, 측정시에 입출력 포트와 인터페이스를 연결  
입력포트; 인터페이스쪽에 latch  
출력포트; 출력포트쪽에 latch

#### \* Tri-state buffer

memory나 port 들은 평상시 high impedance 상태  
선택되었을 때 data bus에 연결 상태

#### (2) 입출력 공간과 map

입출력 포트에 번지 할당

memory map I/O; memory의 일부분을 사용

I/O map I/O; memory 와 별도의 I/O 명령사용

#### - I/O map I/O

8080, Z80, 8086 등에 사용

memory 요구신호와 별도의 입출력 요구신호 사용

#### - Memory map I/O

6800 등에 사용

memory와 I/O 에 같은 명령 사용

memory 공간이 줄어들며, I/O 의 크기에 제약이 없음

## 8.5 MCU Programming

### 1) 인터럽트 기능

main routine

Interrupt Service Routine

동작순서

ISR

- 처리시간이 짧아야 된다.
- ISR이 많으면 main routine 처리에 영향을 줄 수 있다.
- 다양한 task를 main과 isr에 적절히 분배한다.

**stack memory**

주프로그램과 부프로그램의 호출, 복귀과정에 사용

주프로그램에서 부프로그램을 호출;

CPU 내부의 각종 register 의 데이터를 임시로 stack memory에 저장  
예)

```
PUSH AF
PUSH HL
PUSH BC
PUSH IX
```

부프로그램에서 주프로그램으로 복귀;

stack memory에 저장되었던 데이터를 CPU 내의 해당 register에 복사

예)

```
POP IX
POP BC
POP HL
POP AF
```

Stack memory; memory의 일부 이용

저장방식; Last In First Out (LIFO)

Stack pointer; 최후에 저장된 위치 기억

PUSH일 때 자동으로 바이트수만큼 증가

POP일 때 자동으로 바이트수만큼 감소