

Chapter 5 양극성 접합 트랜지스터

양극성 접합트랜지스터 (Bipolar Junction Transistor)

5.1 증폭기와 스위치로서 transistor

5.2 양극성 접합트랜지스터

그림 10.4

구조, 기호

npn type

npn type

그림 10.5, 그림 10.6

$$I_E = I_B + I_C$$

$$I_C = \beta I_B$$

그림 10.9 collector characteristic

$$V_{CE} - I_C \text{ with } I_B$$

1. 차단영역 (cut-off region); 베이스전류가 없으며, 따라서 콜렉터 전류도 흐르지 않는 경우
2. 활성 선형 영역 (active linear region); BE접합-순방향, BC접합-역방향
선형증폭기 역할
3. 포화영역 (saturation region); $V_{CE} \simeq 0.2V$
4. 항복영역 (breakdown region)

pp.530

그림 10.10

예제 10.2

5.3 BJT 대신호 모델

transistor Device data sheet

예제 10.4 LED 드라이버

그림 10.14, 그림 10.15

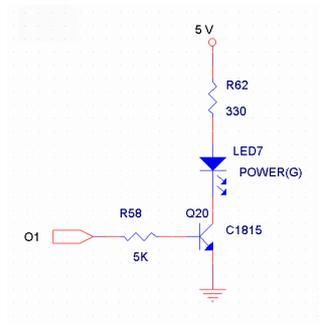
$$V_{CC} = R_C I_C + V_{\gamma LED} + V_{CEsat}$$
$$R_C = \frac{V_{CC} + V_{\gamma LED} + V_{CEsat}}{I_C} = \frac{3A}{I_C}$$
$$I_B = \frac{V_{on} - V_{\gamma}}{R_B} = \frac{5 - 0.7}{1000} = 4.3 mA$$

예제 10.6

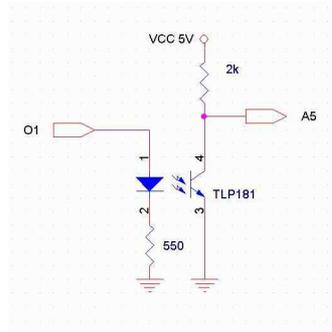
그림 10.17

* Darlington 접속

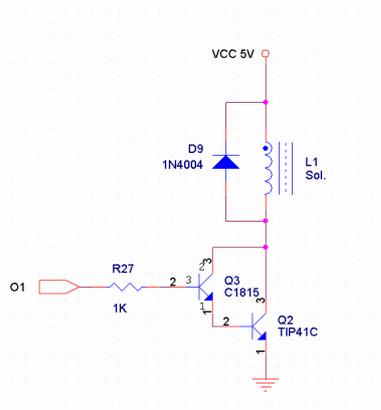
5.4 BJT 응용 예



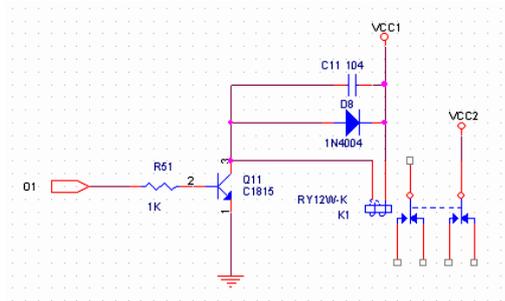
(a) LED



(b) Photo_Tr



(c) Solenoid



(d) Relay

5.5 트랜지스터 gate 및 switch

gate:

하나 또는 그이상의 입력신호에 기초하여 둘 또는 그 이상의 미리 규정된 출력 중에 하나를 선택해 주는 장치

* diode gate

OR gate

그림 10.31

* transistor gate

그림 10.32

$$v_{CE} = V_{CC} - i_C R_C \quad (10.13)$$

$$v_{out} = v_{CE} \quad (10.14)$$

$$v_{in} = 0 \text{ V 일 때, } i_C = 0 \Rightarrow v_{out} = V_{CC}$$

$$v_{in} = 5 \text{ V 일 때, } i_C = 5.5 \text{ mA} \Rightarrow v_{out} = V_{CEsat} \approx 0.2 \text{ V}$$

TTL logic

(Transistor to Transistor Logic)

논리 1 \Rightarrow 5 V (4.6V 이상)

논리 0 \Rightarrow 0 V (0.7V 이하)

TTL NAND gate

그림 10.33